(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2003-121468 (P2003-121468A)

(43)公開日 平成15年4月23日(2003.4.23)

(51) Int.Cl.7		識別記号	F I		ž	7] -*(参考)
G01R	1/073		G 0 1 R	1/073	F	2 C 0 0 5
B42D	15/10	5 2 1	B 4 2 D	15/10	5 2 1	2G003
G 0 1 R	31/26		G 0 1 R	31/26	J	2G011
H 0 1 R	11/01	501	H 0 1 R	11/01	501J	

審査請求 未請求 請求項の数8 OL (全 8 頁)

(21)出願番号	特願2001-319599(P2001-319599)	(71)出顧人	000000572 アンリツ株式会社
(22)出質日	平成13年10月17日(2001.10.17)		東京都港区南麻布5丁目10番27号
(PE) HIM H	- Maro - 10/11/ El Cassil 10/11/	(72)発明者	中村 實一
			東京都港区南麻布五丁目10番27号 アンリ
			ツ株式会社内
		(72)発明者	高橋 良文
			東京都港区南麻布五丁目10番27号 アンリ
			ツ株式会社内
		(74)代理人	100058479
			弁理士 鈴江 武彦 (外5名)

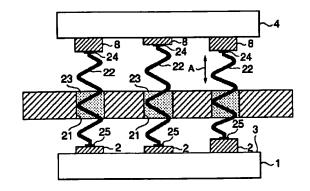
最終頁に続く

(54) [発明の名称] 電極プローパー

(57)【要約】

【課題】 バネ性を失わず長期に安定した電気導通特性 を維持する。

【解決手段】 複数の電極8が形成された試験対象のI Cパッケージ4と、このICパッケージの動作試験を行うIC試験装置のIC取付面3との間に介挿され、IC 試験装置のIC取付面3の各電極2とICパッケージ4の各電極8とを導通させる電極プローバー19である。そして、一端がIC取付面3の電極2に当接し他端がICパッケージ4の電極8に当接するとともに共有結合性結晶材料で形成された伸縮可能な複数のバネ部材22と、この各バネ部材の表面を覆う導電性の金属皮膜と、複数のバネ部材22における各バネ部材の中途位置を互いに非接触で支持する基板20とを備えている。



2

【特許請求の範囲】

【請求項1】 複数の電極(8)が形成された試験対象の I Cパッケージ(4)と、この I Cパッケージの動作試験を行う I C試験装置の I C取付面(3)との間に介揮され、前記 I C試験装置の I C取付面の各電極(2)と前記 I Cパッケージの各電極(8)とを導通させる電極プローバー(19、19a)において、

一端が前記IC取付面の電極(2)に当接し他端が前記ICパッケージの電極(8)に当接するとともに共有結合性結晶材料で形成された伸縮可能な複数のバネ部材(22、22a、22b、30)と、

この各バネ部材の表面を覆う導電性の金属皮膜と、 前記複数のバネ部材における各バネ部材の中途位置を互 いに非接触で支持する基板 (20) とを備えた電極プロ ーバー

【請求項2】 前記各バネ部材(22、22a、22b、30)は前記基板(20)に穿設された貫通孔(21)に貫通され、この各バネ部材が各貫通孔に貫通された状態でこの各貫通孔に接着剤(23)が充填されていることを特徴とする請求項1記載の電極プローバー。

【請求項3】 前記各バネ部材(22、22a、22b、30)の前記各電極(8、2)に当接する先端部に、前記各電極と一定面積以上で接触する接触部(24、25)が形成されていることを特徴とする請求項1又は2記載の電極プローバー。

【請求項4】 前記各バネ部材(22、22a、22b、30)は、一つの面内で伸縮可能に形成されていることを特徴とする請求項1から3のいずれか1項記載の電極プローバー。

【請求項5】 前記各バネ部材(30)は、一つの面内 30 で互いに平行するとともに、各電極(8,2)に当接する位置で連通する一体形成された一対の単位バネ部材(30a、30b)で構成されたことを特徴とする請求項4記載の電極プローバー。

【請求項6】 前記共有結合性結晶材料は単結晶シリコンであることを特徴とする請求項4又は5記載の電極プローバー

【請求項7】 前記基板(20)の材料はポリイミドであることを特徴とする請求項1から6のいずれか1項記載の電極プローバー。

【請求項8】 前記導電性の金属皮膜の材料は金であることを特徴とする請求項1から7のいずれか1項記載の 電極プローバー。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明はIC試験装置に用いられる電極プローバーに関する。

[0002]

【従来の技術】例えば、半導体製造工場の品質検査ラインに組込まれたIC試験装置においては、この品質検査 50

ラインを介して順次搬入される半導体製品であるIC (集積回路)が組込まれた各ICパッケージの動作試験を順番に実施していく。ICパッケージの一面には、このICパッケージに組込まれたICに対して電源を供給したり、ICに対して信号を印加したり、このICから出力される信号を取出すための多数の電極が設けられている

【0003】このICパッケージの動作試験を実施するIC試験装置内には、図7(a)に示すように、IC取付基板1が組込まれており、このIC取付基板1の上面に、複数の電極2が設けられたIC取付面3が形成されている。このIC取付面3に試験対象のICパッケージ4が装着される。図7(b)に示すように、ICパッケージ4の下面の各電極8とIC取付面3の各電極2とが十分なオーミックコンタクトを有して接触するように、このICパッケージ4の上面をパット5を介して付勢機構7でIC取付基板1方向へ付勢している。

【0004】しかし、I Cパッケージ4の各電極8とI C取付面3の各電極2とを直接半田付けできないので、図7 (b) に示すように、I Cパッケージ4の電極8の高さのバラツキに起因して電極8、2相互間に隙間が生じ、接続不良が発生する懸念がある。

【0005】このような不都合を解消するために、ICパッケージ4の各電極8とIC取付面3の各電極2との間にシート状の電極プローバーを介在させて、ICパッケージ4の各電極8とIC取付面3の各電極2とを導通させるようにしている。

【0006】図8は、IC試験装置のIC取付面3の1つの電極2とICパッケージ4の1つの電極8との間に介挿される電極プローバー9の断面模式図である。試験装置のIC取付面3の電極2に下面が固定された図示断面形状を有した接続導体10内に弾性ゴム11が封入されており、可動接点12の下端がこの弾性ゴム11に当接し、可動接点12の上端がICパッケージ4の電極8に当接する。この可動接点12は、接続導体10に設けられた穴内を摺動可能に設けられている。

【0007】ICパッケージ4の電極8と可動接点12 が接触するように、ICパッケージ4を上方からこの電極プローバー9に押し当てる。このとき、可動接点12 は接続導体10に設けられた穴内に沿って押し込まれ、その移動分は弾性ゴム11の変形により吸収される。ICパッケージ4を取除けば、可動接点12はICパッケージ4の電極8から受ける外力から開放され、弾性ゴム11が元の形に戻ろうとするため、可動接点12も元の位置に戻る。

【0008】なお、図8では、1組のICパッケージ4の電極8とIC取付面3の電極2に対する例を示したが、複数電極8.2の組合せに対してもこの電極プローバー9を利用することができる。この場合、ICパッケージ4の電極8の大きさやICパッケージ4の反りに起

3

因した電極8の高さのバラツキは可動電極12により吸収され、全ての電極2、8の組合せに対して電気的導通を実現することができる。

【0009】図9は、他の電極プローバー9aの概略構成を示す断面模式図である。この電極プローバー9aは、例えばゴム材料で形成された絶縁シート13と、この絶縁シート13のICパッケージ4の電極8とIC試験装置のIC取付面3の電極2に対向する位置に形成された導体粒子埋込部14とで形成されている。この導体粒子埋込部14は、圧縮されると、内部に埋込まれた導体粒子どうしが接触して、導体粒子埋込部14の上面と下面とは導通する。

【0010】したがって、この導体粒子埋込部14は、ICパッケージ4の電極8とIC試験装置のIC取付面3の電極2とで挟込まれて圧力を加えられる前は、必ずしも導体粒子どうしは接触していない。ICパッケージ4の電極8とIC取付面3の電極2により挟まれて圧力が加えられて導体粒子周辺にある支持体の絶縁シート13が変形すると、導体粒子どうしが電気的に接触し、ICパッケージ4の電極8とIC取付面3の電極2との間20に電気的導通が実現する。

【0011】導体粒子埋込部14をICパッケージ4の電極8のパターンに従って配列すれば、ICパッケージ4の電極8とIC取付面3の電極2との複数の組合せに対して電気的導通が得られる。また、絶縁シート13自体が弾性を有するため、導体粒子埋込部14はICパッケージ4の電極8とIC取付面3の電極2で挟まれたときに変形することが可能であり、図8に示した電極プローバー9と同様に、この電極プローバー9aにおいても、ICパッケージ4の電極8の高さ方向のバラツキを30吸収することができる。

【0012】図10は、さらに別の電極プローバー9bの概略構成を示す模式図である。この電極プローバー9bは、例えば円形断面形状を有した弾性ゴムで形成された絶縁棒15と、この絶縁棒15におけるICパッケージ4の電極8とIC試験装置のIC取付面3の電極2に対向する位置に巻装された環状導体16とで構成されている。

【0013】そして、この環状導体16をICパッケージ4の電極8とIC取付面3の電極2とで挟込むことに 40 より、ICパッケージ4の電極8とIC取付面3の電極2との間で電気的導通を実現する。この場合、絶縁棒15は弾性ゴムで形成されているため、高さの異なるICパッケージ4の電極8とIC取付面3の電極2との複数の組合せに対して、その高さを吸収してICパッケージ4の電極8とIC取付面3の電極2の全組合せに対して電気的導通を実現することができる。

[0014]

【発明が解決しようとする課題】しかしながら、図8、 図9、図10に示す各電極プローバー9.9a、9bに 50

おいてもまだ解消すべき次のような課題があった。

【0015】すなわち、図8に示した電極プローバー9においては、ICパッケージ4の電極8における数十μ m以上の高さのバラツキを吸収できるものの、接続導体10の下面を半田によりIC試験装置におけるIC取付基板1のIC取付面3に固定されてしまうため、IC取付基板1を単独で取替えることができないという問題がある。

【0017】また、図10に示した電極プローバー9bにおいては、ICパッケージ4の電極8の高さのバラツキを吸収する絶縁棒15をゴム材料で構成しているために、その使用回数の増加と共に弾性材料の劣化が速く進み、変形後に元の形状に戻りきらなくなってしまう。結果として、ICパッケージ4の電極8の高さのバラツキを吸収できなくなり、ICパッケージ4の電極8の中には、絶縁棒15に巻装された環状導体16に接触できない電極8が発生する懸念があった。

【0018】本発明はこのような事情に鑑みてなされたものであり、ICパッケージの電極の高さのバラツキを吸収するバネ材料を選択することにより、半永久的な使用に対しても塑性変形することなくバネ性を失わずに、ICパッケージの各電極とIC試験装置のIC取付面の各電極との間における電気的導通を確保でき、長期に亘って安定した接触特性を維持できる電極プローバーを提供することを目的とする。

[0019]

【課題を解決するための手段】本発明は、複数の電極が形成された試験対象のICパッケージと、このICパッケージの動作試験を行うIC試験装置のIC取付面との間に介挿され、IC試験装置のIC取付面の各電極とICパッケージの各電極とを導通させる電極プローバーに適用される。

【0020】そして、上記課題を解消するために、本発明の電極プローバーは、一端がIC取付面の電極に当接し他端がICパッケージの電極に当接するとともに共有結合性結晶材料で形成された伸縮可能な複数のバネ部材と、この各バネ部材の表面を覆う導電性の金属皮膜と、複数のバネ部材における各バネ部材の中途位置を互いに非接触で支持する基板とを備えている。

【0021】このように構成された電極プローバーにおいては、ICパッケージの各電極はそれぞれ専用のバネ

部材を介して、IC試験装置のIC取付面における自己 に対向する電極に電気的に導通される。

【0022】さらに、各バネ部材は共有結合性結晶材料で構成されている。この共有結合性結晶材料は、たとえ、大きな変位量が印加されたとしても塑性変形がしにくく、かつ、繰返し圧縮応力に対しても、材料的に劣化しにくい特性を有する。

【0023】したがって、ICパッケージの電極の高さのバラツキを十分吸収できるとともに、ICパッケージの各電極とIC試験装置のIC取付面の各電極との間に 10おける電気的導通を長期に亘って安定して確保できる。

【0024】また、別の発明は、上述した発明の電極プローバーにおいて、各バネ部材は基板に穿設された貫通 孔に貫通され、この各バネ部材が各貫通孔に貫通された 状態でこの各貫通孔に接着剤が充填されている。

【0025】さらに、別の発明は、上述した発明の電極プローバーにおいて、各バネ部材の各電極に当接する先端部に、各電極と一定面積以上で接触する接触部が形成されている。このように、各バネ部材の各電極に当接する先端部に接触部を形成することによって、各電極との20間でより良好な接触状態を維持できる。

【0026】さらに、別の発明は、上述した発明の電極 プローバーにおいて、各バネ部材は、一つの面内で伸縮 可能に形成されている。このような構成のバネ部材を採 用することによって、バネ部材を板状の共有結合性結晶 材料から簡単に作成することができる。

【0027】さらに、別の発明は、上述した発明の電極プローバーにおいて、各バネ部材は、一つの面内で互いに平行するとともに、各電極に当接する位置で連通する一体形成された一対の単位バネ部材で構成されている。 【0028】このように、バネ部材を一対の単位バネ部

材で構成することにより、バネ部材の安定性が向上する。

【0029】さらに、別の発明の電極プローバーにおいては、共有結合性結晶材料を単結晶シリコンで形成している。さらに、基板の材料にポリイミドやセラミック基板等を採用し、導電性の金属皮膜の材料に金やニッケル等を採用している。これは、シート自体が変形する必要がない場合は、基板材料にセラミック基板を採用してもよいからである。

[0030]

【発明の実施の形態】以下、本発明の各実施形態を図面 を用いて説明する。

(第1実施形態)図2(a)は本発明の第1実施形態に係る電極プローバー19の概略構成を示す斜視図であり、図2(b)は同第1実施形態の電極プローバー19をIC試験装置におけるIC取付基板1のIC取付面3の各電極2と試験対象のICパッケージ4の各電極8との間に装着した状態を示す側断面図であり、図1は同電極プローバー19をIC試験装置に装着した状態を示す 50

正面断面図である。

【0031】この電極プローバー19において、矩形形状を有した試験対象のICパッケージ4より一回り大きい矩形形状を有した基板20は絶縁性に優れた材料であるポリイミドで形成されている。基板20の厚みは50 μ m~100 μ mと非常に薄い。基板20には、IC試験装置のIC取付面3の各電極2及びICパッケージ4の各電極8に対向する位置に矩形断面を有する貫通孔21が穿設されている。この実施形態のICパッケージ4においては、合計6個の電極8が2列に亘って形成されているので、基板20の貫通孔21も同様に6個、2列に亘って穿設されている。この各貫通孔21の一辺の大きさは50 μ m~100 μ mである。

【0032】 基板 20に形成された各貫通孔 21内にバネ部材 22が貫通されている。このバネ部材 22は、図 3(a) に示すように長さ L=100 μ m ~ 20 μ m 、厚み t=10 μ m ~ 20 μ m を有する 単結晶シリコンウエハ材料 26 から、図 3(b) に示すように、幅W =100 μ m 、厚み t=10 μ m ~ 20 μ m の正弦波形状に、エッチング手法にて切出したものである。

【0033】したがって、このバネ部材22は、単結晶シリコンウエハ材料26の表面に平行する一つの面内で図中矢印A方向にのみ伸縮する。そして、このバネ部材22の先端部には、それぞれICパッケージ4の電極8及びIC取付面3の電極2と一定面積以上で接触する接触部24,25が形成されている。

【0034】この単結晶シリコンで形成されたバネ部材22の表面は、金(Au)からなる導電性金属被膜で覆われている。なお、金(Au)からなる導電性金属被膜は、単結晶シリコンに比較して十分に伸縮性を有するので、たとえ、バネ部材22が矢印A方向に大きく伸縮したとしても、導電性金属被膜がバネ部材22の表面から剥げ落ちることはない。

【0035】基板20に形成された各貫通孔21内に、 導電性金属被膜で覆われたバネ部材22の長さL方向の 中央部を位置させた状態で、この各貫通孔21内に熱硬 化性やUV(紫外線)硬化性の接着剤23を充填して、 各バネ部材22を基板20に固定する。

【0036】次に、このように構成された第1実施形態の電極プローバー19の使用方法及び特徴を説明する。図1に示すように、IC試験装置におけるIC取付基板1のIC取付面3上に、各バネ部材22の下側の接触部25がIC取付面3の各電極2に当接するように装着する。次に、試験対象のICパッケージ4の各電極8を電極プローバー19の各バネ部材22の上側の接触部24に当接するように装着する。実際には、品質検査ラインから順次搬入されるICパッケージ4を専用の装着装置を用いて、電極プローバー19上に装着して、図7

(a) (b) で説明した付勢機構7を用いてICパッケージ4を図中下方へ付勢する。

【0037】ICパッケージ4が下方へ付勢されると、ICパッケージ4の各電極8がバネ部材22のバネ反発力にうち勝って下方へ移動して、各電極8はバネ部材22の各接触部24に対してほぼ一定の接触圧を有して接触する。電極プローバー19の各バネ部材22の下側の接触部25もほぼ一定の接触圧を有してIC取付面3の各電極2に接触する。この場合、ICパッケージ4の電極8の高さのバラツキをバネ部材22の伸縮動作で十分吸収できる。

【0038】また、バネ部材22の材料として、共有結合性結晶材料の一種である単結晶シリコンを採用している。この単結晶シリコンは、たとえ、大きな変異量が印加されたとしても塑性変形しにくく、かつ、繰返し圧縮応力に対しても、材料的に劣化しにくい特性を有する。したがって、前述したように、ICパッケージ4の電極8の高さのバラツキを十分吸収できるとともに、ICパッケージ4の各電極8とIC試験装置のIC取付面3の各電極2との間における電気的導通を長期に亘って安定して確保できる。

【0039】さらに、単結晶シリコンは、図3(a)

(b) を用いて説明したように、加工性が優れ、かつ高い寸法精度を確保できる。その結果、LSIのような多数の電極8が設けられたICパッケージ4の動作試験用の電極プローバー19をも簡単に製造できる。

【0040】また、単結晶シリコンで形成されたバネ部材22を、図3(a)に示すように、単結晶シリコンウエハ材料26からエッチング手法にて簡単にかつ大量に製造可能であるので、電極プローバー19を低価格でかつ大量生産が可能となる。

【0041】さらに、各バネ部材22の先端には、各電 30極8、2に対して一定面積以上で接触する接触部24、25が形成されているので、付勢機構7を用いてICパッケージ4を図中下方へ付勢したとしても、各電極8、2に大きな損傷を与えることが防止できる。ささに、各バネ部材22と各電極8、2との間で良好な接触状態を維持できる。

【0042】さらに、この電極プローバー19は、図8に示す従来の電極プローバー9のようにIC試験装置におけるIC取付基板1のIC取付面3に固定する必要がないので、IC取付基板1を単独で取替えることができ、IC取付基板1及び電極プローバー19の汎用性を向上できる。

【0043】(第2実施形態)図4は、本発明の第2実施形態の電極プローバー19aの一部を取出して示す断面模式図である。図1に示す第1実施形態の電極プローバー19と同一部分には同一符号が付してある。したがって、重複する部分の詳細説明を省略する。

【0044】この第2実施形態の電極プローバー19a 22a、22bが組込まれた電極プローバー9を に組込まれている、ICパッケージ4の各電極8とIC ればよい。なお、幅Wだけでなく、厚み方向も変 取付面3の各電極2とを電気的に導通する導電性金属で 50 てインピーダンスを調整することも可能である。

被服された各バネ部材30は、一つの面内で互いに平行するとともに、各電極8、2に当接する位置で連通する一体形成された一対の単位バネ部材30a、30bで構成されている。そして、各電極8、2に当接する部分は、各電極8、2に対して一定面積以上で接触するように平面に形成されている。したがって、この平面に形成された部分が、図1、図3に示す接触部に相当する。

【0045】また、この一対の単位バネ部材30a、30bからなる各バネ部材30が貫通する基板20の貫通孔21内に、2本の単位バネ部材30a、30bの中途位置が接着剤23で固定されている。なお、この一対の単位バネ部材30a、30bからなる各バネ部材30の製造方法は、第1実施形態の電極プローバー19の各バネ部材22と同様に、単結晶シリコンウエハ材料26からエッチング手法を用いて切出す。

【0046】このように、各バネ部材30を一体形成された一対の単位バネ部材30a、30bで構成することにとり、図4における紙面に平行する面内での安定性が向上する。

【0047】(応用例)図5は、第1実施形態の電極プローバー19の応用例を示す模式図である。この電極プローバー9におけるICパッケージ4の各電極8とIC取付面3の各電極2とを電気的に接続する各バネ部材22a、22bの幅Wが異なる。したがって、各バネ部材22a、22bの幅Wのみが異なる複数種類の電極プローバー9が準備されている。

【0048】そして、I Cパッケージ4の2個の電極8のうちの一方を接地し、I C取付面3の2個の電極2のうち一方を接地するとする。図5においては、バネ部材22b側が接地側であり、バネ部材22a側が信号側でまる。

【0049】I Cパッケージ4の動作試験を実行する場合、I Cパッケージ4の信号線の接地に対するインピーダンス Z の影響が無視できない。すなわち、インピーダンス Z の値を調整して、I Cパッケージ4の信号端のインピーダンス Z と O 間のインピーダンスを含を図って、信号の入出力端での高周波信号の反射を極力抑制する必要がある。

【0050】信号側のバネ部材22aと接地側のバネ部材22bとの間のインピーダンスZは、バネ部材22 a、22bの相互間距離(隙間B)、空気の誘電率、基板20の誘電率、接着剤23の誘電率等で定まる。

【0051】そこで、各バネ部材22a、22bの幅Wを変更することによって、バネ部材22a、22bの隙間Bを変化させて、インピーダンスZを変更可能である。したがって、各信号端におけるインピーダンス整合が図れるインピーダンスZとなる幅Wを有したバネ部材22a、22bが組込まれた電極プローバー9を選択すればよい。なお、幅Wだけでなく、厚み方向も変化させてインピーダンスを調整することも可能である。

a

【0052】図6に、インピーダンス整合を実施しない 状態での各信号端における信号の反射率の周波数依存特性(点線)と、インピーダンス整合を実施した状態での 各信号端における信号の反射率の周波数依存特性(実 線)とを示す。

【0053】この周波数依存特性でも理解できるように、インピーダンス整合を実施した状態においては、各信号端における信号の反射率を大幅に低減できることが実証された。このように、インピーダンス整合を実施することによって、試験対象のICパッケージ4の動作試 10験をより高い精度で実施できる。

[0054]

【発明の効果】以上説明したように、本発明の電極プローバーにおいでは、I Cパッケージの電極の高さのバラッキを吸収するバネ部材を採用し、このバネ部材の材料として単結晶シリコンで代表される共有結合性結晶材料を用いている。したがって、半永久的な使用に対しても塑性変形することなくバネ性を失わずに I Cパッケージの各電極と I C試験装置の I C取付面の各電極との間における電気的導通を確保でき、長期に亘って安定した接 20 触特性を維持できる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係わる電極プローバー の概略構成を示す断面図

【図2】同第1実施形態に係わる電極プローバーを示す 斜視図及び側断面図

【図3】同電極プローバーに組込まれたバネ部材の製造

方法を説明するための図

【図4】本発明の第2実施形態に係わる電極プローバーの要部を取出して示す断面図

10

【図5】本発明の第1実施形態に係わる電極プローバー の応用例を説明するための図

【図 6 】同応用例の効果を説明するための反射率の周波 数依存特性を示す図

【図7】ICパッケージの試験方法を示す模式図

【図8】従来の電極プローバーの概略構成を示す断面図

【図9】同じく他の従来の電極プローバーの概略構成を 示す断面図

【図10】同じくさらに別の従来の電極プローバーの概略構成を示す断面図

【符号の説明】

1…IC取付基板

2、8…電極

3… I C取付面

4…ICパッケージ

7…付勢機構

) 9、9a、9b、19、19a…電極プローバー

20…基板

21…貫通孔

22、22a、22b、30…バネ部材

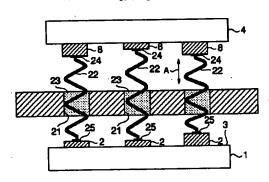
23…接着剤

24、25…接触部

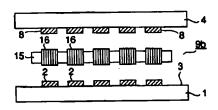
26…単結晶シリコンウエハ材料

30a、30b…単位バネ部材

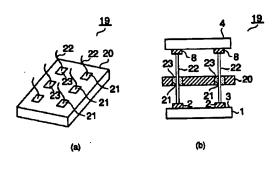
【図1】



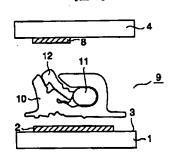
【図10】

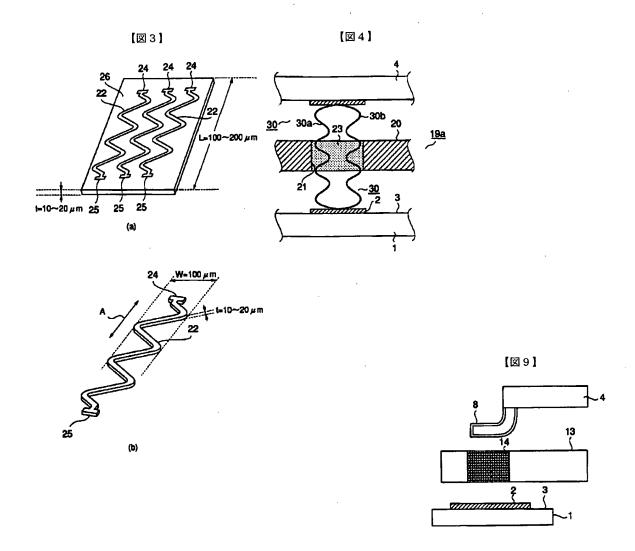


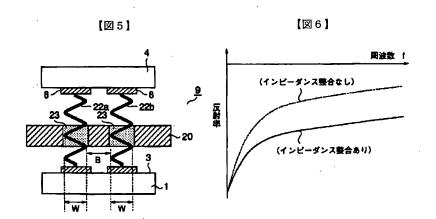
[図2]



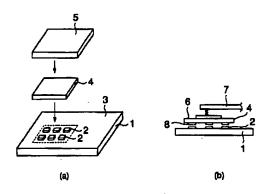
[図8]







【図7】



フロントページの続き

(72)発明者 古田土 節夫 東京都港区南麻布五丁目10番27号 アンリ ツ株式会社内 (72) 発明者 河野 健治

東京都港区南麻布五丁目10番27号 アンリ ツ株式会社内

Fターム(参考) 2C005 MA21

2G003 AA07 AG03 AG12 AH05 2G011 AA10 AB01 AC14 AC21 AC32 AE11 AF07